

Le courant de fuite de grille dans les prochaines générations de transistors MOS. Une évolution vers les High-K.¹

Lime François

Laboratoire de Physique des Composants à Semiconducteurs.

23, rue des Martyrs, BP 257

38016 GRENOBLE Cedex 1

E-mail : lime@enserg.fr

Résumé

L'impact du courant de grille sur les caractéristiques électriques d'un transistor MOS est étudié. Les solutions proposées à ce jour pour remplacer le SiO₂ comme diélectrique de grille par un isolant de haute permittivité (High-K) sont exposées.

1. Introduction

La réduction des dimensions des transistors MOS s'accompagne de la réduction de l'épaisseur de l'oxyde de grille, de manière à augmenter le couplage capacitif entre la grille et le canal et garder ainsi le contrôle de la couche d'inversion. Or, l'épaisseur des oxydes de grille actuels correspond à quelques couches atomiques seulement, ce qui se traduit par l'apparition d'un courant de fuite important, mettant en péril les futures générations 0,1µm et au-delà. Pour palier ce problème, on envisage de remplacer le diélectrique de grille (actuellement du SiO₂) par un diélectrique de permittivité supérieure. Dans cet article, nous nous intéressons plus particulièrement à l'impact du courant de grille sur le fonctionnement du TMOS, et l'utilisation des High-K comme moyen de limiter ce courant.

2. Influence du courant de grille.

Les prochaines générations de TMOS de longueur de canal inférieure à 0,1µm nécessiteront des oxydes d'épaisseur inférieure à 1,5nm. Pour des épaisseurs d'oxyde inférieures à 3nm, le courant de grille est essentiellement un courant tunnel, qui augmente exponentiellement quand l'épaisseur d'oxyde diminue. A 1,5nm, il est alors suffisamment important pour perturber le fonctionnement du TMOS (figure 1 et 2).

L'effet du courant tunnel est représenté sur la figure 1 où la chute du courant de drain à $V_g > 2.5V$ pour des valeurs de V_d faibles est due à la prédominance du courant de grille sur I_d , qui diminue alors et devient même négatif. Pour des oxydes de 2.3 nm, cette chute sur I_d disparaît, pour toutes les valeurs de V_d , sur les mesures effectuées sur des MOS

de longueur de canal inférieure dont nous disposons, c'est à dire des longueurs de canal inférieures à 10µm. L'effet sur les $I_d(V_d)$ est représenté sur la figure 2, où l'on peut remarquer que I_d n'est pas nul pour $V_d=0$.

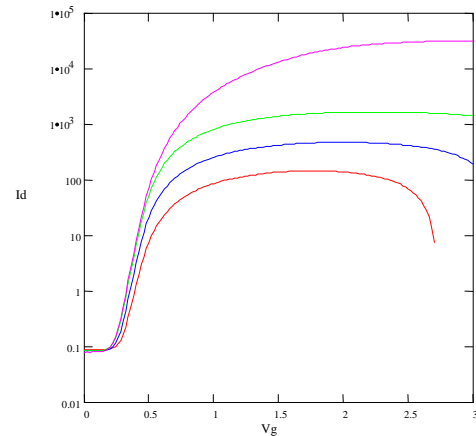


Figure 1: $I_d(V_g)$ sur un NMOS de surface de grille $100 \times 100 \mu m^2$ avec $V_d = 5, 15, 50$ mV et 2 V, et un oxyde de 23 nm d'épaisseur.

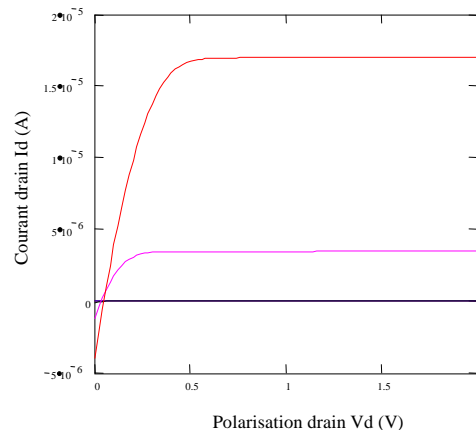


Figure 2: $I_d(V_d)$ sur un NMOS de surface de grille $10 \times 10 \mu m^2$ avec $V_g = 1.2, 1.6$ et 2 V, et un oxyde de 12 nm d'épaisseur.

Pour des oxydes d'épaisseur 1.2nm, le courant de grille est beaucoup plus fort. Ainsi, sur un NMOS de 100µm de longueur de canal, on observe un I_d négatif pour des V_d faibles, et des caractéristiques électriques inhabituelles; ces transistors ne sont pas fonctionnels. Les caractéristiques

¹ Ce travail fait partie du projet NANODIEL de la région Rhône Alpes.

électriques s'améliorent avec la diminution de la longueur du canal. Des caractéristiques normales sont ainsi obtenues sur des MOS de longueur de canal de 0.1µm. Cependant, ces courants de fuite restent suffisamment important pour être à l'origine d'une consommation excessive des circuits à l'état off, ce qui n'est pas souhaitable pour les applications à basse consommation.

3. Les diélectriques de grille à haute permittivité (High-K).

Un autre moyen de garder un bon couplage capacitif entre la grille et le canal est d'augmenter la permittivité diélectrique ϵ_{ox} de l'isolant de grille. En effet, Si S est la surface du dispositif et t_{ox} l'épaisseur de l'oxyde, la capacité MOS s'écrit : $C_{ox} = \epsilon_{ox} S / t_{ox}$. On peut alors augmenter l'épaisseur et par conséquent réduire le courant de grille, tout en gardant un C_{ox} élevé. On introduit alors la notion épaisseur équivalente d'oxyde (EOT) pour comparer, à C_{ox} égal, les performances des High-K par rapport au SiO_2 (figure 3).

De nombreux matériaux sont actuellement étudiés pour remplacer le SiO_2 pour les longueurs de grille inférieures à 0,1µm. Les principaux sont : Al_2O_3 [1], La_2O_3 [2], Ta_2O_5 , TiO_2 [3], HfO_2 [4-5], ZrO_2 [6], et Y_2O_3 [7]. Ils ont chacun un ϵ_{ox} différent (table 1). Néanmoins, ils ont un gap généralement moins important que le SiO_2 , ce qui se traduit par des hauteurs de barrière plus faible pour les trous et les électrons.

Ces différents diélectriques présentent tous des problèmes technologiques particuliers et rendent difficile leur intégration dans un process. Par exemple, le Ta_2O_5 et le TiO_2 qui semblaient très prometteur mais présentent l'inconvénient de réagir avec le silicium, nécessitent l'emploi d'une couche tampon de permittivité inférieure entre le diélectrique et le substrat, qui diminue fortement la capacité C_{ox} associée à l'empilement des deux couches, et complexifie le process.

Matériau	ϵ_r	Matériau	ϵ_r
Al_2O_3	9-11	HfO_2, La_2O_3	10-30
Ta_2O_5	60	ZrO_2	10-30
TiO_2	80	Y_2O_3	10-30

Table 1. Permittivité diélectrique associée aux principaux diélectriques high-K étudiés dans la littérature.

Actuellement, la recherche se porte plutôt vers des matériaux comme Al_2O_3 , ZrO_2 et HfO_2 qui présentent l'avantage d'être thermodynamiquement stables sur le silicium. On cherche à obtenir avec ces matériaux une qualité d'interface équivalente à celle du SiO_2 .

La recherche sur les High-K se base essentiellement sur la caractérisation physique et électrique de ces films minces, dans le but de mieux comprendre leurs propriétés physiques (stabilité thermique, réactivité avec le substrat...) et leur microstructure, afin de les corrélérer avec leurs propriétés électriques.

Bien que leurs performances semblent prometteuses, il reste beaucoup à faire avant leur intégration dans un procédé industriel. Dans ce contexte, notre travail consiste à

étudier les diélectriques tels que le HfO_2 , et de comparer leurs performances avec celles du SiO_2 .

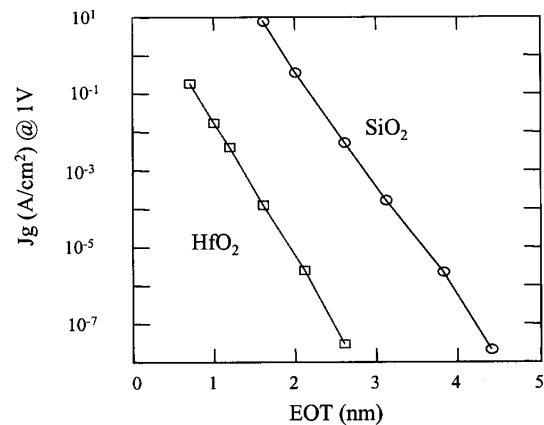


Figure 3: Comparaison de la Densité de courant de fuite en fonction de l'épaisseur équivalente d'oxyde entre le HfO2 et le SiO2. D'après Lee et al [5]

4. Conclusions

Le courant de grille limite fortement les performances des transistors MOS de 0,1µm de longueur de canal. Pour dépasser cette limite de 0,1 µm, il sera nécessaire de remplacer le SiO_2 par des diélectriques de grille de permittivité supérieure.

Références

- [1] Shang Y. et al, . Al_2O_3 thin films deposited on silicon by atomic layer chemical vapor deposition. *J. Non Cryst. Sol.*, 2000.
- [2] Y.H. Wu, M.Y. Yang, Albert Chin, W.J. Chen et M Kwei. Electrical characteristics of high quality La_2O_3 gate dielectric with equivalent oxide thickness of 5 Å. *IEEE Electron Device Letters*, Vol 21 No 7, Juillet 2000.
- [3] Chaneliere C, Autran J.L., Reynard J.P., Michailos J., Barla K., Hiroe A, Shimomura K., Kakimoto A., Deposition and characterization of ultra-thin Ta_2O_5 layers deposited on silicon from a $Ta(OC_2H_5)_5$ precursor, *Mat. Res. Soc. Symp. Proc.*, p 592, 2000.
- [4] Wilk G.D., Wallace R.M., Anthony J.M., Hafnium and Zirconium silicates for advanced gate dielectrics, *J Appl. Phys.*, vol 87 p 484, 2000.
- [5] Lee B.H., Kang L., Qi W.J., Nieh R., Jeon Y., Onishi K., Lee J.C., Ultrathin hafnium oxide with low leakage and excellent reliability for alternative gate dielectric application, *IEDM Tech. Dig.*, p556, 1999.
- [6] Qi W.J., Nieh R., Lee B.H., Kang L., Jeon Y., Onishi K., Ngai T., Banerjee S., et Lee J.C., MOSCAP and MOSFET characteristics using ZrO_2 gate dielectric deposited directly on Si, *IEDM Tech. Dig.*, p605, 1999.
- [7] M.E. Hunter, M.J. Reed, N.A. El-Masry, J.C. Roberts, S.M. Bedair, Epitaxial Y_2O_3 films grown on Si(111) by pulsed-laser ablation, *Appl. Phys. Lett.*, 76, vol 1935, 2000.