

- F.R. (<10 FITs) très bas dans la plupart des applications

10 FITs = 10^{-8} défaillances/heure
MTTF 10,000 années

- Complexité croissante

- * intégration IC
- * intégration PCB device
- * Fonctionnalité du système



1 / 10,000 défaillances par an

Fiabilité : le contexte

Fiabilité

- Une exigence absolue : enjeux technologiques, économiques, de société
- Un challenge
 - Complexité, densité, rapidité augmentent
 - Sévérité des conditions (criticité) de fonctionnement accrue (banalisation et universalité de l'électronique)
 - Coûts en diminution
 - Cycles de design et de production plus courts
 - Niveaux de fiabilité exigés très élevés (<10 FIT)
- Approche traditionnelle en faillite :
 - Déverminage coûteux
 - Tests de fiabilité dissuasifs peu efficaces, signification statistique insuffisante à 10 FIT
 - Base de données (RDF) en déclin

Fiabilité : le contexte

Intégration



Modélisation
de la fiabilité



Modélisation des
dégradations



Analyse
comportementale
sous contrainte



Maîtrise de la fabrication
(WLR - SPC ou équivalent)

Modélisation des mécanismes
de défaillances

Stratégies de test de fiabilité

Techniques d'analyse

Approche coopérative

Intégration de la fiabilité (BIR) / Physique des défaillances (POF)

Technologie semi-conducteurs

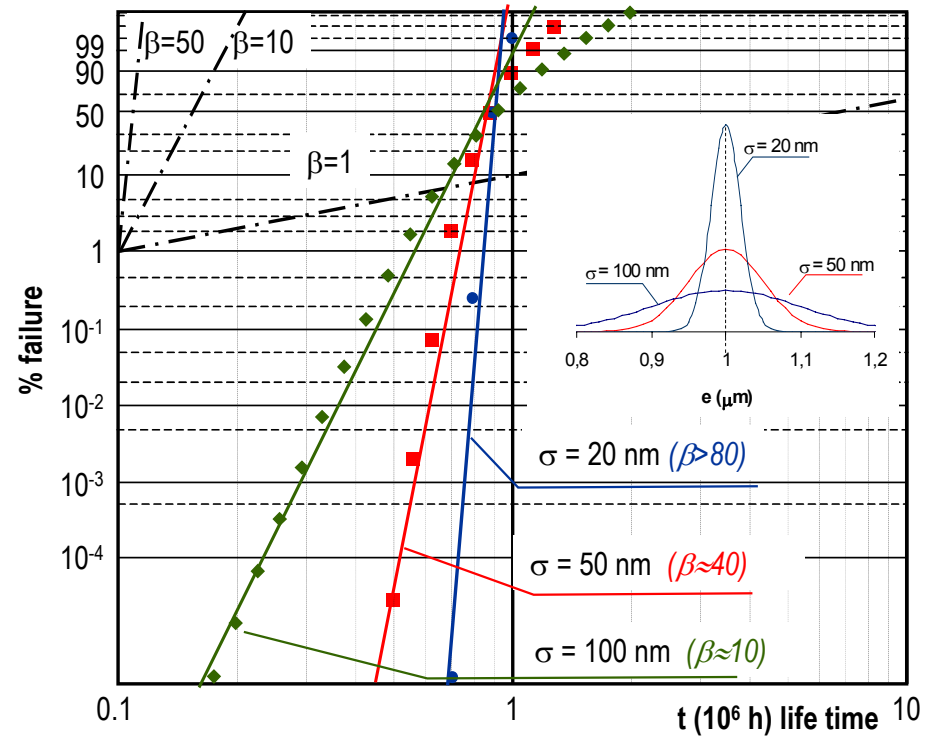
Volume (million/year)	>100	<1
Cpk	1.5 to 2	1 to 1.3
Yield (%)	85 to 98	40 to 60
Burn-in (hr)	» 0	48 to 168
Reliability (Fits)	0.1 to 10	100 to 1000

- Relation étroite entre volume, maîtrise des procédés et fiabilité
- Structure de test W.L.R. / S.P.C. / data mining
procédés sans défauts
stabilité des procédés
dispersion des paramètres critiques

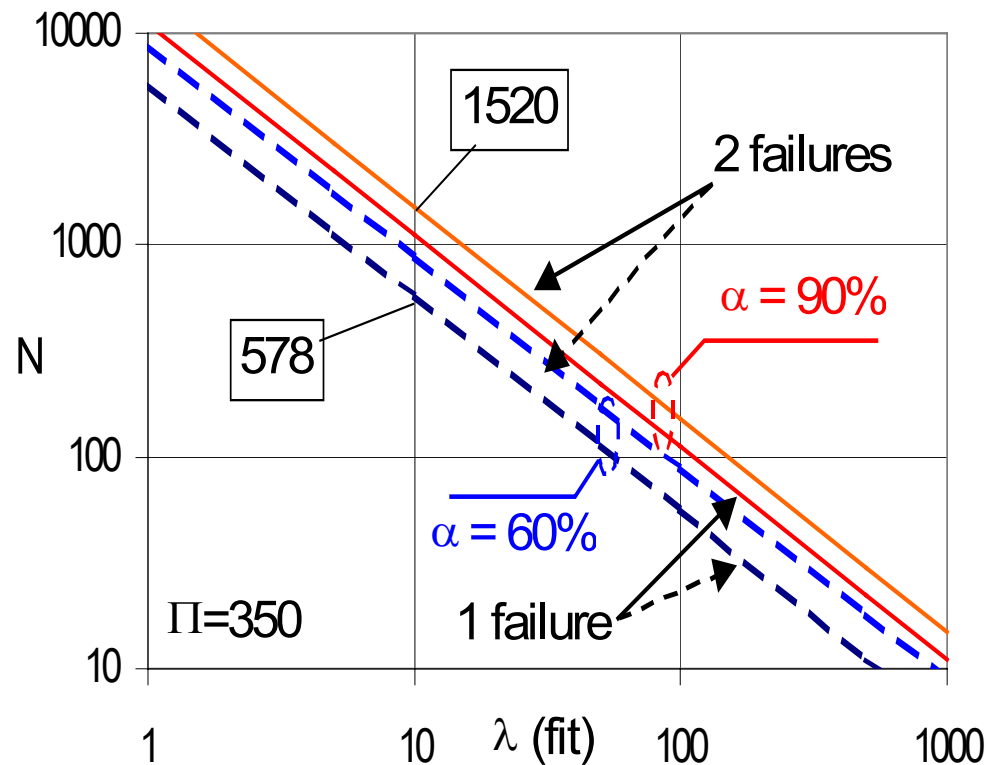
La situation : l'état de l'art

- Influence des dispersions paramétriques sur la fiabilité
- Ex. : distribution des épaisseurs en électromigration
- Effet sur les distributions de durée de vie (rep. Weibull)

$$t_f = AJ^{-n} \exp\left(\frac{E}{kT}\right)$$



- Niveaux de fiabilité élevés nécessitant des tests de fiabilité tronqués
- Facteurs d'accélération limités par des contraintes physiques
- Nombre d'essais élevés / durée du test \Rightarrow augmentation du coût



La situation : l'état de l'art

■ Technologies en développement
(VLSI, microassemblages,
microsystèmes)

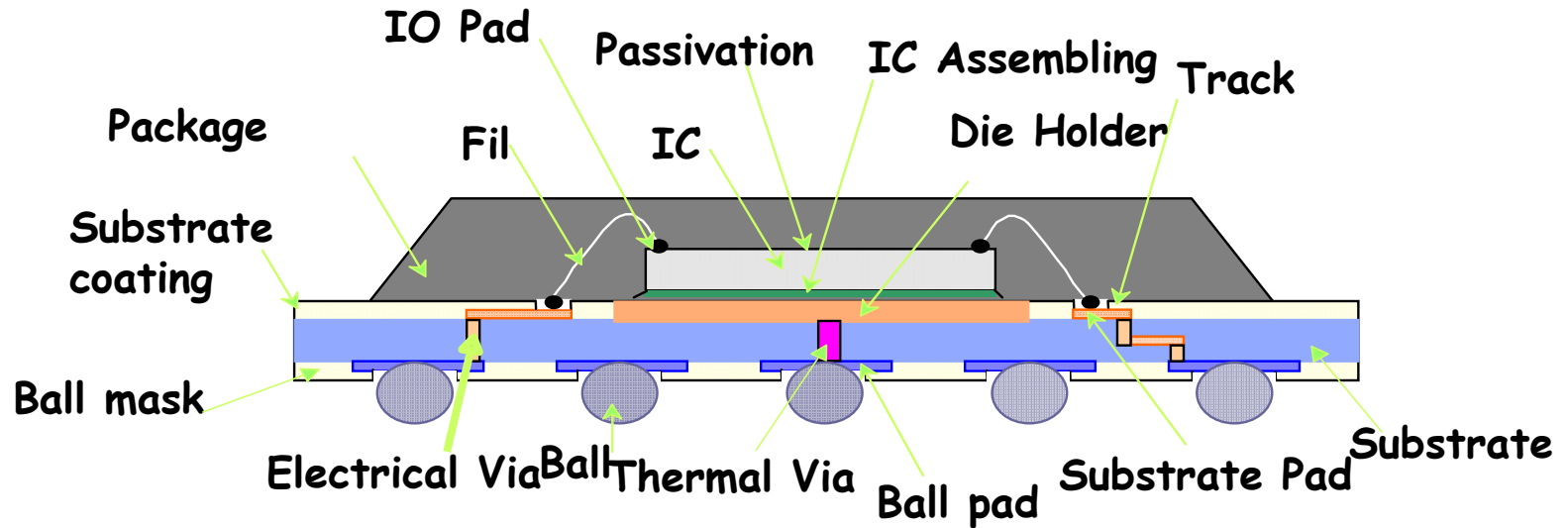
- * Choix technologiques (robustesse)
- * Identification/modélisation des mécanismes de défaillances
- * Structures de test (WLR ou équivalent)
- * Indicateurs de fiabilité
- * Techniques d'analyses

■ Technologies statistiques
(VLSI, microassemblages,
microsystèmes)

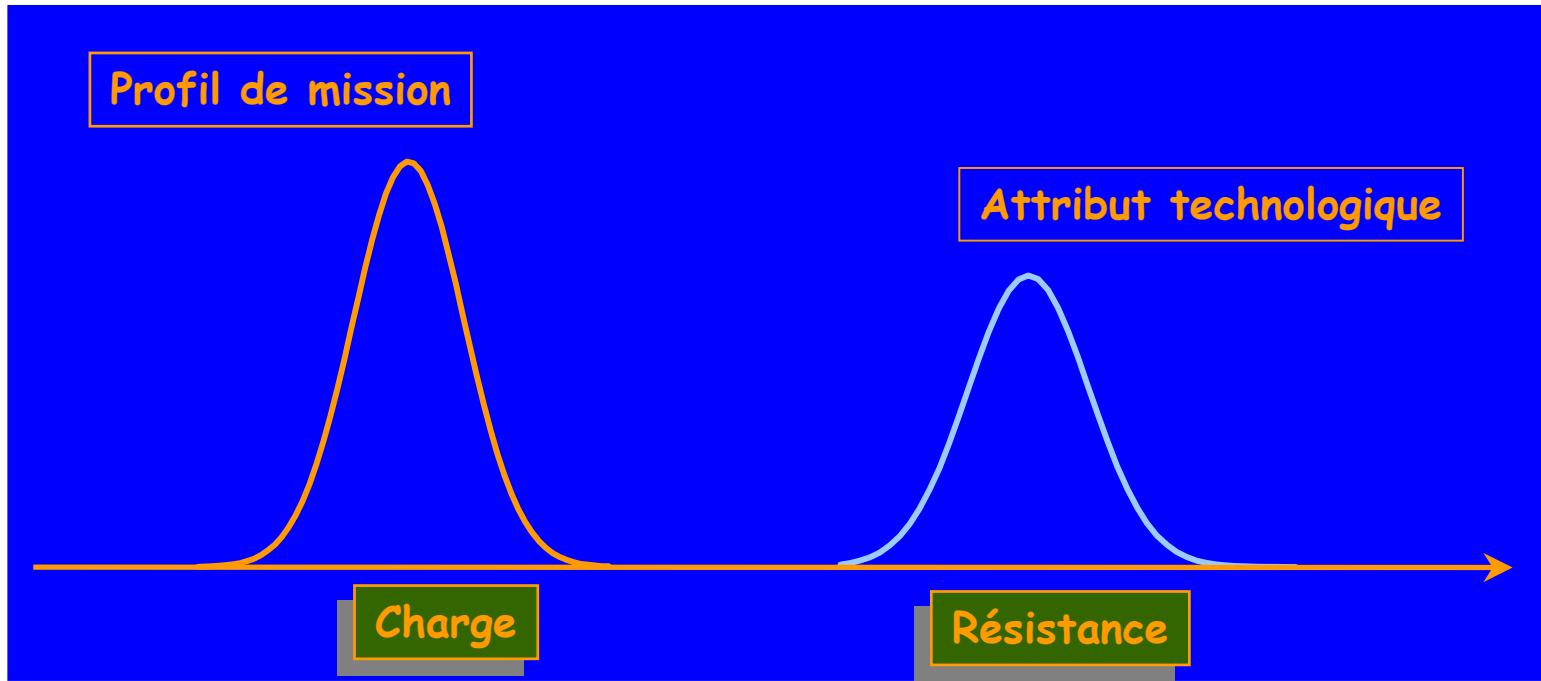
- * Démonstration de la fiabilité
- * Modèles de prédiction de durée de vie
- * Paramétrage lois de dégradation
- * Tests de fiabilité
« raccourcis »/«génériques »
(qualification virtuelle)

L'évolution de la fiabilité packaging/assemblages/microsystèmes

- Même exigence de fiabilité (10 FITs et moins)
- Comportements électrique/mécanique/chimique à prendre en compte
- Interfaces technologiques critiques : assemblages de matériaux très différents
« ruptures » de process



L'approche résistance-contrainte



- * Analyse du profil de mission
- * Détermination du stress maximum en opération
- * Analyse des surcharges possibles

- * Robustesse du composant
 - * Dispersion des paramètres critiques
 - * Maîtrise des procédés
 - * Elimination des "queues" de faible résistance
 - * Identification des attributs limitatifs en fiabilité
- ⇒ choix technologiques

Une approche coopérative

Utilisation directe des résultats en Recherche et R&D

- Choix technologiques
- Qualification composants
- Prédiction fiabilité
- Moyens d'analyse
- Etude de cas
- Séminaires, workshop ...

Affaiblissement des anciennes bases de données (RDF, MIL217, BELLCORE)

Circulation et disponibilité des données/exécutables

Associatif

- * ESREF (UE), ISTFA (USA), IRPS (USA), IPFA (Asie)
- * ANADEF (France)
- * VDE.ITG (Verband Deutscher Elektrotechniker e.V(A))
- * EDFAS (Electron Device Failure Analysis Society - USA)
- * EFUG (European FIB User Group)

Commercial

- * CALCE (Université Maryland)
Service global orienté F.A. et Fiabilité
(documents, résultats, etc)



RTP *Fiabilité composants*

STIC

Les contours

Côté Systèmes

Hors : Sûreté de fonctionnement (grands systèmes), Maintenance, Redondance, Disponibilité, Logiciels, etc ...

Frontière : TSMD (Time Stress Measurements Devices)
Volet « Intégration de systèmes actifs »

Côté Matériaux

- * Points critiques des modèles de fiabilité : paramétrage à partir de données physiques représentatives (métallurgie - matériaux organiques ...)
- * L'aspect matériaux est intégré dans l'approche physique de la fiabilité



Aspect pluridisciplinaire riche

Objectifs du RTP STIC CNRS Fiabilité

- Identification des équipes de recherche
- Coordination des travaux
- Lancement d'actions spécifiques
- Projets communs
- Séminaires, workshops
- Site internet RTP Fiabilité
- Banque de connaissances / résultats
- Mise en réseau de moyens spécifiques

RTP Fiabilité : organisation

4 groupes de travail thématiques

- **Fiabilité dans l'assemblage et l'encapsulation (packaging)**
Effets thermiques - thermomécaniques - interfaces - matériaux - micromécanique (smart cut) - puissance
- **Fiabilité des technologies intégrées avancées (géométrie - fréquence)**
Oxydes- - isolation composants - interconnexions (CMP) - effets parasites dans composants matériaux composés VI-VI (Si-Ge), III-V
- **Fiabilité des microtechnologies et microsystèmes**
Architectures spécifiques (ponts, membranes, cavités, parties mobiles, robustesse nouveaux procédés / nouvelles configurations), interfaces mécaniques / chimiques ...
- **Méthodologie de prévision des durées de vie**
Structure WLR ; paramétrage lois de dégradation ; test génériques ; tests tronqués , modélisation des distributions de durée de vie

