

PROJET TUTORÉ

Cahier des charges et planning prévisionnel

Présentation du projet

Le projet consiste à l'élaboration d'une horloge à LED fonctionnant avec un RTC et en protocole I²C.

Celui-ci devra alors afficher l'heure sous 3 formats différents :

- Traditionnel : 72 LEDs font le tour de l'horloge et devront se décaler une à une et afficher l'heure avec 12 LEDs, ainsi que les minutes et les secondes regroupées sur un groupement de 60 LEDs.
- Binaire : A l'aide de 24 LEDs on devrait afficher l'heure complète (heures, minutes et secondes) en langage DCB.
- Afficheur 7-segments : Affichage classique à l'aide d'afficheurs 7-segments pour un affichage intégral de l'heure.

L'horloge pourra être réglable mais devra aussi garder en mémoire l'heure et assurer son déroulement en cas de coupure d'alimentation de l'horloge grâce à une pile interne au RTC. L'alimentation se fera en 0/5V.

Rétrospective sur le projet

Le projet a été débuté au semestre 4 de l'année 2012. Durant ce semestre, l'essentiel des recherches de solutions et le choix des composants ont été fait. L'horloge est prête au montage et les composants sont déjà « en réserve ».

L'horloge fonctionnera alors avec un RTC (Real Time Clock) piloté en protocole I²C à l'aide d'un ATmega8535. Ce dernier assurera alors la communication avec le RTC pour récupérer la valeur courante de l'heure mais aussi la retransmission à une CPLD EMP7128SQC100-15N.

La CPLD se chargera de l'affichage traditionnel. Il simulera alors le fonctionnement de registres à décalages.

La communication en I²C sera aussi effective avec des drivers à LEDs MCP23017 qui assure l'affichage binaire ainsi l'afficheur 7-segments. Les valeurs des dizaines d'heures, minutes et secondes ainsi que l'unité des heures, minutes et secondes sortent alors en groupements de 4bits. Les valeurs de sorties seront récupérés pour être envoyées sur des décodeurs 7 segments SN74LS47.

Cahier des charges

Le travail restant sur l'horloge reste cependant conséquent :

- l'élaboration des schémas électriques des sous-fonctions de l'ensemble du montage,
- la réalisation des cartes électroniques correspondant aux sous-fonctions,
- l'écriture du programme de l'ATMega8535 et de la CPLD,
- l'élaboration de la communication du bus I²C,
- le montage final de l'ensemble des cartes dans une horloge.

Organisation du projet

Le projet est traité par 2 étudiants situés dans des groupes TD et TP différents : TUILARD Benjamin (P2) et GRATADE Diana (Q1) avec les professeurs respectifs : M.LEQUEU et M.BESSE.

La nécessité de séparer le travail est alors primordiale. Les deux parties du projet devront être indépendantes et permettre aux deux étudiants d'aborder des notions demandant réflexion et recherche.

Le projet a donc été divisé de la manière suivante :




TUILARD Benjamin	GRATADE Diana
<ul style="list-style-type: none">• Réalisation des cartes de l'ATMega8535 et des drivers à LEDs.• La programmation de l'ATMega8535 à la communication I²c avec le RTC et le drivers à LEDs.• L'étude des trames pour l'échange de données avec le RTC.• Le fonctionnement du réglage de l'heure• L'alimentation 0/5V de l'horloge.	<ul style="list-style-type: none">• La réalisation de la carte CPLD en CMS et des afficheurs 7 segments.• La programmation de la CPLD pour la gestion des LEDs.• La programmation de l'ATMega8535 pour envoyer les données à la CPLD.• L'étude des drivers à LEDs MCP23017. (réglage de fonctionnement et trame de communication)• Calculs des valeurs des résistances de protection pour chacune des LEDs.

Ainsi les tests et les travaux sont indépendants de l'avancée globale du projet et du travail de chacun.

Planning prévisionnel

Tâches	Semaines			37	38	39	40	41	42	43	44	45	46	47	48	49	50	51
Choix du sujet																		
Reprise des recherches documentaires																		
Réalisation des cartes électroniques																		
CPLD																		
L'ATMega8535 et RTC																		
Décodeur 7 Segments																		
Drivers à LED																		
Alimentation de l'horloge																		
Programmation																		
L'ATMega8535 et RTC																		
CPLD																		
Tests des programmes																		
Tests des cartes électroniques																		
Montage final sur l'horloge																		
Rédaction du Rapport																		
				52	1	2	3											
Choix du sujet																		
Reprise des recherches documentaires																		
Réalisation des cartes électroniques																		
CPLD																		
L'ATMega8535 et RTC																		
Décodeur 7 Segments																		
Drivers à LED																		
Alimentation de l'horloge																		
Programmation																		
L'ATMega8535 et RTC																		
CPLD																		
Tests des programmes																		
Tests des cartes électroniques																		
Montage final sur l'horloge																		
Rédaction du Rapport																		

PLANNING PRÉVISIONNEL DU PROJET

-  TUILARD Benjamin
Groupe P2
-  GRATADE Diana
Groupe Q1
-  Travaux communs

S O U T E N A N C E